

PERANCANGAN MODULATOR DAN DEMODULATOR *QUADRATURE PHASE SHIFT KEYING* (QPSK) DENGAN RANGKAIAN *BALANCE MODULATOR*

Randi Dwi Wibisono^{*)}, Sukiswo, and Yuli Christyono

Jurusan Teknik Elektro, Universitas Diponegoro Semarang
Jl. Prof. Sudharto, SH, Kampus UNDIP Tembalang, Semarang 50275, Indonesia

^{*)}Email : randhi.rdw@gmail.com

Abstrak

Modulasi QPSK (*Quadrature Phase Shift Keying*) adalah teknik modulasi digital yang merupakan pengembangan dari modulasi PSK (*Phase Shift Keying*) dengan memanfaatkan perubahan fasa dari sinyal pembawa. Modulasi QPSK dapat mengkodekan dua bit per simbol yang ditujukan untuk meminimalkan *bit error rate* (BER). Pada penelitian ini dirancang perangkat modulator dan demodulator QPSK yang menggunakan rangkaian *balance modulator* sebagai pencampur sinyal informasi dengan sinyal pembawa. Dengan menggunakan rangkaian *balance modulator* hanya dibutuhkan sinyal data dan sinyal pembawa sebagai masukannya. Rangkaian *balance modulator* menghasilkan dua buah sinyal keluaran yang memiliki beda fasa 180° . Sinyal keluaran *balance modulator* yang masih berupa sinyal BPSK harus dijumlahkan agar didapatkan sinyal QPSK. Sinyal QPSK yang dihasilkan oleh perangkat modulator tersebut dimasukan ke perangkat demodulator untuk mendapatkan kembali sinyal informasi. Dari pengukuran dan pengujian perangkat modulator dan demodulator QPSK dapat diketahui bahwa sistem telah bekerja dengan baik. Hasil pencampuran sinyal data dengan sinyal pembawa menggunakan rangkaian *balance modulator* menghasilkan sinyal BPSK, akan tetapi bentuk sinyal sinus pada BPSK kurang sempurna. Terdapat waktu tunda antara data masukan pada perangkat modulator dengan data keluaran pada perangkat demodulator sebesar 31,2 us. Waktu tunda ini terjadi karena ada proses penjumlahan sinyal BPSK menjadi sinyal QPSK pada bagian modulator, proses penapisan dan pengkonversian dari data paralel menjadi data serial pada bagian demodulator.

Kata Kunci : QPSK, modulator, demodulator, balance modulator

Abstract

QPSK (*Quadrature Phase Shift Keying*) modulation is a digital modulation technique which is developed from PSK (*Phase Shift Keying*) modulation by utilizing the phase change of the carrier signal. QPSK modulation can encode two bits per symbol for minimizing the bit error rate (BER). On this research, QPSK modulator and demodulator devices that uses balance modulator circuit as carrier signal and signal information's mixer were designed. By using balance modulator circuit, it only needs a data signal and carrier signal as an input. Balance modulator circuit generates two output signals which have 180° phase difference. Balance modulator output signal which is still a BPSK signal must be added in order to obtain QPSK signal. QPSK signal generated by the device is inserted into demodulator device to recover information signal. The system has worked well by measuring and testing QPSK modulator and demodulator devices. The results of data signal by mixing the carrier signal using a series of balance modulator generates a BPSK signal, but the shape of BPSK sine signal was not perfect. There is a time delay between the input data on the device with demodulator device output for 31.2 us. Time delay is caused by BPSK signal summation process that becomes the QPSK signal at the modulator, the filtering process and the conversion of parallel data into serial data at demodulator.

Keywords : QPSK, modulator, demodulator, balance modulator

1. Pendahuluan

Teknik-teknik modulasi digital terus menerus mengalami perkembangan ke arah yang lebih praktis dan efisien. Salah satunya adalah modulasi *Phase Shift Keying*

(PSK) atau modulasi pengunci pergeseran fasa. Modulasi PSK berkembang menjadi modulasi yang menggunakan teknik *Quadrature Phase Shift Keying* (QPSK). Modulasi QPSK dapat mengkodekan dua bit per simbol yang ditujukan untuk meminimalkan *bit error rate* (BER). Modulasi QPSK biasanya digunakan pada komunikasi

satelit dan seluler. Modulasi QPSK mampu memodulasi sinyal menjadi empat macam bentuk sinyal yang mempunyai beda fasa 90° sesuai dengan masukannya yang mempresentasikan kode biner 00, 01, 10, dan 11. Modem atau modulator demodulator adalah alat yang digunakan untuk pengiriman dan penerimaan informasi. Modulator bekerja untuk mencampurkan sinyal informasi dengan sinyal pembawa dengan frekuensi yang lebih sebelum dikirimkan. Sedangkan demodulator bekerja untuk mendapatkan kembali sinyal informasi dari sinyal modulasi yang telah diterima.

Pada penelitian sebelumnya, pembuatan modulator dan demodulator QPSK menggunakan komponen IC XR 2206 sebagai pembangkit sinyal informasi dan sinyal pembawa. Nilai frekuensi yang dihasilkan dihitung dari besarnya nilai resistor dan kapasitor yang terhubung dengan IC tersebut. Proses modulasi antara sinyal informasi dengan sinyal pembawa menggunakan pada penelitian sebelumnya menggunakan IC CD4066 yang berfungsi sebagai saklar analog. IC CD4066 selain membutuhkan sinyal informasi dan sinyal pembawa sebagai masukannya, juga membutuhkan masukan *invers* (kebalikan) dari sinyal informasi dan sinyal pembawa sebagai pengontrol.

Berdasarkan penelitian tersebut, dalam penelitian ini akan dibahas pembangkitan sinyal informasi dan sinyal pembawa dengan menggunakan komponen kristal. Untuk proses modulasi antara sinyal informasi dengan sinyal pembawa menggunakan rangkaian *balance modulator*. Rangkaian *balance modulator* hanya menggunakan sinyal data dan sinyal pembawa sebagai masukannya.

2. Metode

2.1 Modulasi dan Demodulasi

Modulasi adalah proses pengubahan suatu sinyal pembawa yang mempunyai frekuensi tinggi sehingga sinyal pembawa tersebut mampu membawa suatu informasi. Pengubahan sinyal pembawa tersebut mengikuti suatu parameter yang disesuaikan dengan sinyal informasi yang akan dikirimkan dari pemancar ke penerima. Parameter-parameter sinyal pembawa yang diatur berupa amplitudo, frekuensi atau fasa.^[11]

2.2 Modulasi Phase Shift Keying (PSK)

Modulasi *Phase Shift Keying* (PSK) adalah modulasi digital yang menghasilkan sinyal keluaran yang memiliki beda fasa sesuai dengan sinyal informasi digital pada bagian masukannya.^[11]

Dalam proses modulasi PSK, fasa dari gelombang pembawa berubah-ubah sesuai dengan perubahan status sinyal informasi digital.

2.3 Modulasi Quadrature Phase Shift Keying (QPSK)

Quadrature Phase Shift Keying (QPSK) adalah pengembangan dari modulasi PSK. Sesuai dengan namanya, QPSK memiliki empat buah bentuk sinyal termodulasi. Sinyal termodulasi QPSK didapatkan dari empat macam sinyal masukan yang berbeda, yaitu 00, 01, 11 dan 10. Setiap dua bit biner diwakili satu simbol. Keempat buah bentuk sinyal termodulasi QPSK masing-masing memiliki beda fasa 90° satu sama lain. Bentuk persamaan dari sinyal QPSK adalah seperti berikut ini:^[13]

$$S_{00} = A\sqrt{2} \sin(2\pi f_c t - 135^\circ) \quad (1)$$

$$S_{01} = A\sqrt{2} \sin(2\pi f_c t - 45^\circ) \quad (2)$$

$$S_{10} = A\sqrt{2} \sin(2\pi f_c t + 135^\circ) \quad (3)$$

$$S_{11} = A\sqrt{2} \sin(2\pi f_c t + 45^\circ) \quad (4)$$

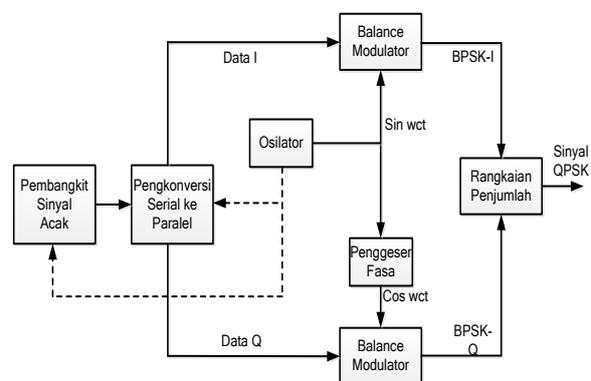
2.4 Balance Modulator (Mixer)

Balance modulator (mixer) adalah suatu rangkaian yang digunakan untuk mencampurkan sinyal pembawa dan sinyal informasi.^[10]

Keluaran *balance modulator* adalah sinyal yang sudah termodulasi. *Balance modulator* mempunyai dua buah sinyal keluaran. Kedua buah sinyal keluaran ini memiliki fasa yang saling berkebalikan atau berbeda fasa 180°. Inilah yang menyebabkan modulator tersebut dikatakan seimbang (*balance*).

Masukan sinyal pembawa dan sinyal informasi pada rangkaian *balance modulator* tidak harus memiliki beda fasa 180°. Tetapi keluaran dari *balance modulator* pasti berbeda fasa 180°. Nilai keluaran *balance modulator* yang baku sebenarnya adalah hasil selisih antara kedua sinyal keluarannya.

2.5 Modulator QPSK

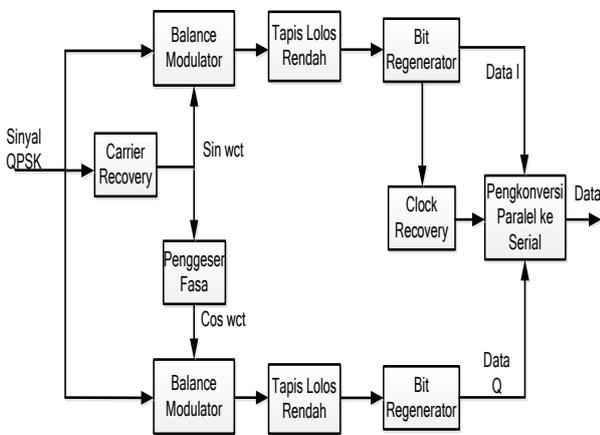


Gambar 1 Diagram blok modulator QPSK

Alur kerja modulator QPSK berdasarkan gambar di atas adalah sebagai berikut :

- Osilator membangkitkan sinyal pembawa dan sinyal detak bakal sinyal data. Sinyal dekal bakal sinyal data dijadikan sinyal data oleh pembangkit sinyal acak.
- Sinyal data acak dibagi dua oleh *bit splitter* atau pengkonversi serial ke paralel menjadi data I (bit urutan ganjil) dan Q (bit urutan genap).
- Data I (*In-phase*) memodulasi sinyal pembawa *in-phase* (sinyal sinus) dan data Q (*Quadrature*) memodulasi sinyal pembawa *quadrature* (sinyal cosinus), sehingga menjadi sinyal BPSK-I dan BPSK-Q.
- Kemudian BPSK-Q dan BPSK-I dijumlahkan oleh *adder* sehingga menjadi sinyal QPSK.

2.6 Demodulator QPSK



Gambar 2 Diagram blok demodulator QPSK

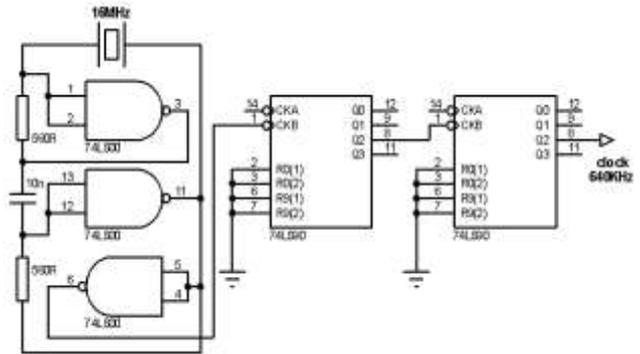
Alur kerja sistem demodulator QPSK dari gambar di atas adalah sebagai berikut :

- *Carrier recovery* membangkitkan sinyal pembawa dari sinyal yang dihasilkan oleh modulator QPSK.
- Sinyal pembawa I dan Q masing-masing dicampurkan dengan sinyal QPSK sehingga dihasilkan sinyal yang polanya sama dengan data I dan data Q, tapi masing-masing sinyal masih terdapat komponen frekuensi tinggi.
- Komponen frekuensi tinggi masing-masing dilewatkan tapis lolos rendah untuk menghilangkan frekuensi tinggi.
- Agar diperoleh sinyal diskrit yaitu data I dan data Q kembali, sinyal tersebut harus dibandingkan dengan tegangan referensi tertentu untuk menyatakan apakah sebagai bit '1' atau bit '0'. Proses ini dilakukan dengan menggunakan rangkaian *bit regenerator*.
- *Clock recovery* berfungsi untuk mendapatkan sinyal detak yang sama dengan sinyal detak data pada bagian modulator.
- Rangkaian pengkonversi paralel ke serial digunakan untuk mengubah data I dan Q yang masih paralel menjadi data serial.

2.7 Pembuatan Perangkat Keras

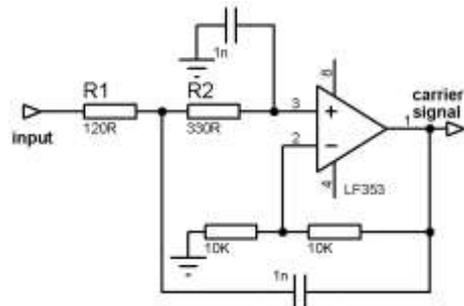
Perancangan perangkat keras modulator dan demodulator dilakukan dengan menggabungkan tiap-tiap blok pembentuk perangkat modulator dan demodulator QPSK.

2.7.1 Modulator QPSK



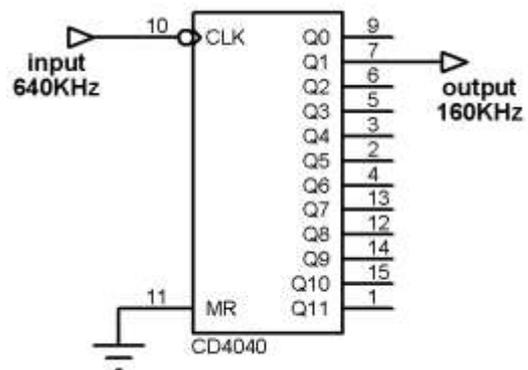
Gambar 3 Rangkaian pembangkit detak acuan

Rangkaian di atas adalah osilator yang membangkitkan sinyal detak acuan yang akan digunakan sebagai pembangkit sinyal pembawa dan sinyal informasi.



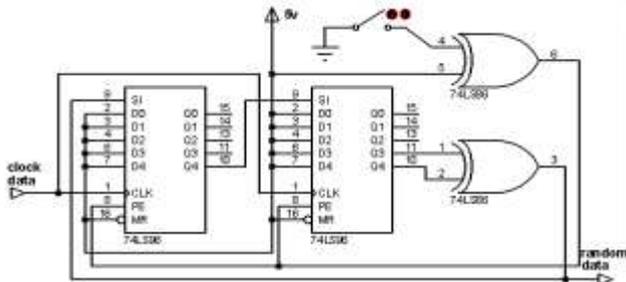
Gambar 4 Rangkaian tapis lolos rendah pembentuk sinus

Tapis lolos rendah pembentuk sinus digunakan untuk mengubah sinyal detak acuan menjadi sinyal pembawa sinus.



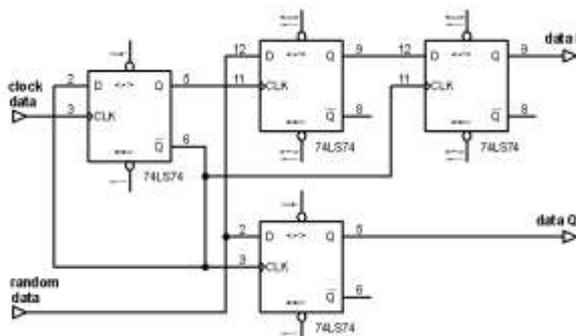
Gambar 5 Rangkaian pembagi empat

Rangkaian pembagi empat ini digunakan untuk menghasilkan detak bakal sinyal informasi dengan nilai seperempat dari detak acuan.



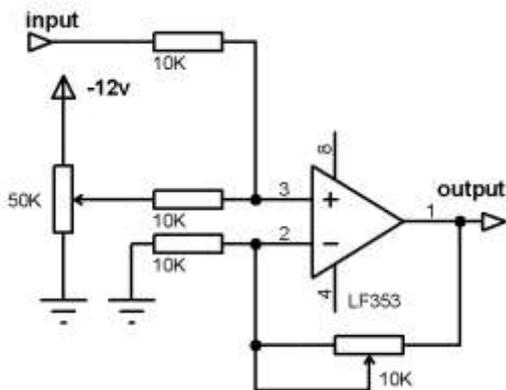
Gambar 6 Rangkaian pembangkit data acak

Rangkaian ini digunakan untuk mengubah sinyal detak bakal informasi menjadi sinyal data acak.



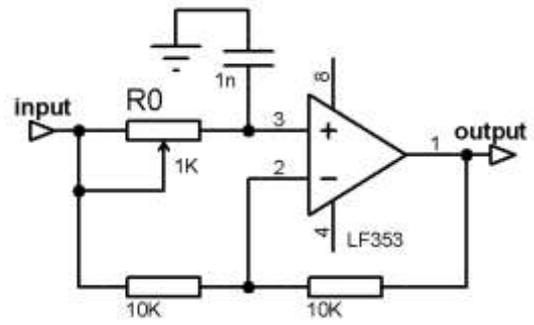
Gambar 7 Rangkaian pembelah data

Rangkaian di atas digunakan untuk membelah data serial menjadi data paralel I untuk bit urutan ganjil dan data paralel Q untuk bit urutan genap.



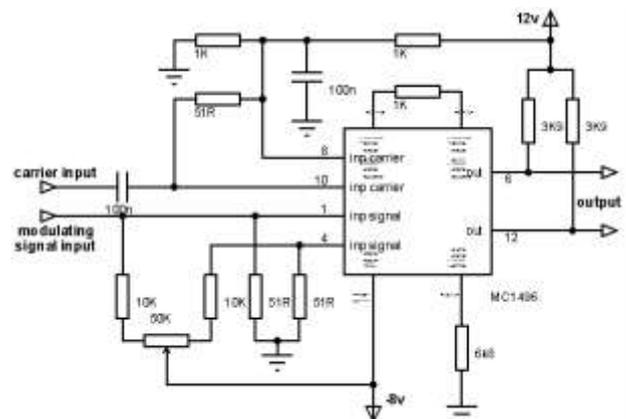
Gambar 8 Rangkaian penguat tak membalik dan penggeser level

Rangkaian ini bertujuan untuk menguatkan sinyal masukan sekaligus untuk mengubah nilai level sinyal.



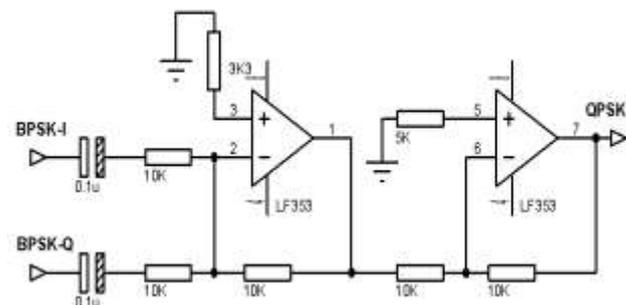
Gambar 9 Rangkaian penggeser fasa

Rangkaian penggeser fasa berfungsi untuk menggeser fasa sinyal pembawa sinus sebesar 90° agar diperoleh sinyal pembawa cosinus.



Gambar 10 Rangkaian balance modulator

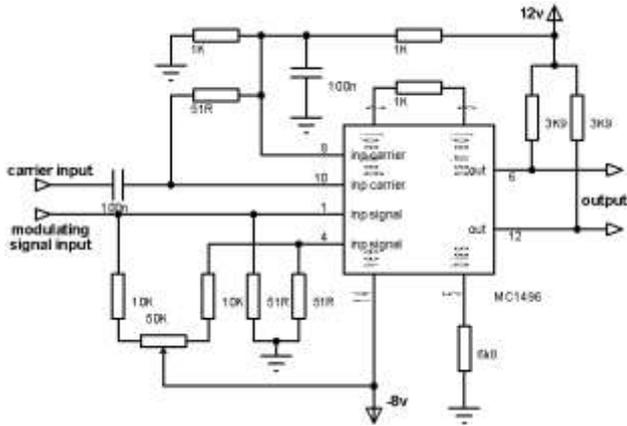
Rangkaian *balance modulator* berfungsi sebagai *mixer* yang mencampurkan sinyal pembawa dengan sinyal informasi. Sinyal keluaran dari rangkaian *balance modulator* adalah sinyal BPSK-I dan BPSK-Q.



Gambar 11 Rangkaian penjumlah

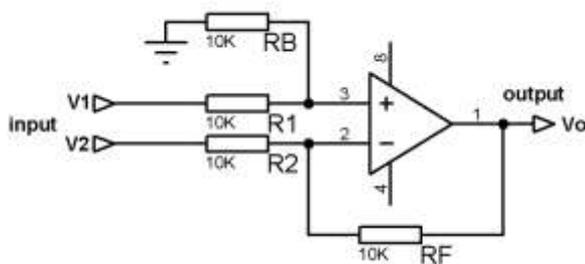
Rangkaian penguat penjumlah ini berfungsi untuk menjumlahkan sinyal BPSK-I dan sinyal BPSK-Q keluaran dari *balance modulator* agar didapatkan sinyal keluaran QPSK.

2.7.2 Demodulator QPSK

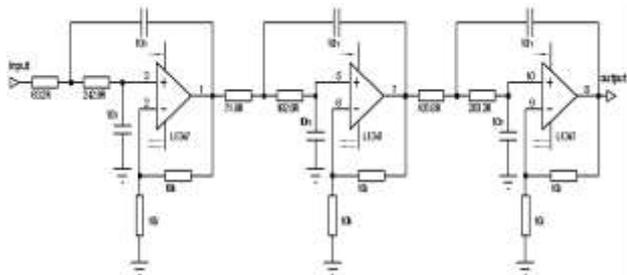


Gambar 12 Rangkaian balance modulator

Rangkaian balance modulator pada bagian demodulator digunakan untuk mencampurkan sinyal QPSK dengan sinyal pembawa. Dibutuhkan sebuah penguat selisih yang digunakan untuk menyelisihkan keluaran balance modulator dari kaki 6 dan kai 12 yang mempunyai beda fasa 180°. Rangkaian penguat selisih juga berfungsi untuk menjaga sinyal agar tidak terbebani oleh rangkaian selanjutnya.

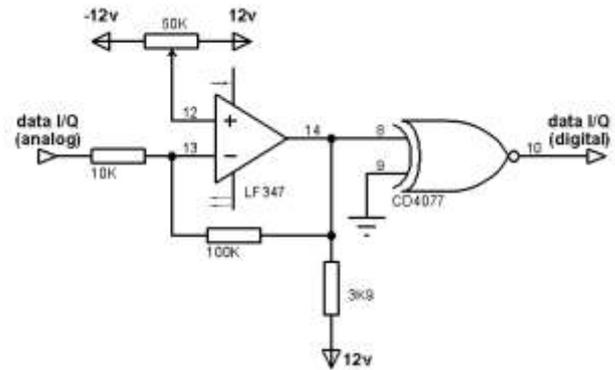


Gambar 13 Rangkaian penguat selisih



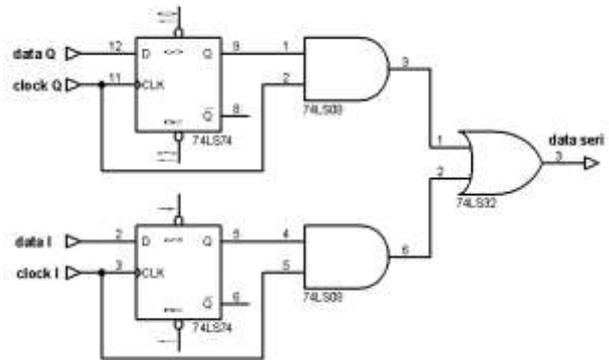
Gambar 14 Rangkaian tapis lolos rendah dengan metode Bessel orde 6

Rangkaian tapis lolos rendah dengan metode Bessel orde 6 ini digunakan untuk menghilangkan frekuensi tinggi hasil pencampuran antara sinyal QPSK dengan sinyal pembawa.



Gambar 15 Rangkaian bit regenerator

Rangkaian bit regenerator berfungsi untuk mendapatkan kembali sinyal informasi yang berupa bit-bit digital. Karena keluaran dari tapis lolos rendah masih berupa sinyal data analog.



Gambar 16 Rangkaian pengkonversi paralel ke serial

Rangkaian ini berfungsi untuk menggabungkan sinyal data I dan sinyal data Q untuk menjadi data serial. Rangkaian ini membutuhkan detak data yang sama dengan detak data pada bagian modulator.

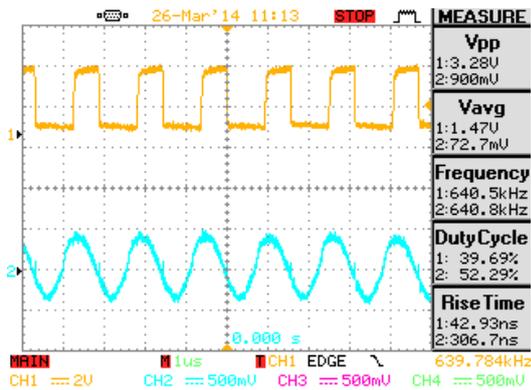
3. Hasil dan Analisa

Dalam tahap ini akan dilakukan pengujian dan anilisa setiap blok pembentuk perangkat modulator dan demodulator QPSK.

3.1 Modulator QPSK

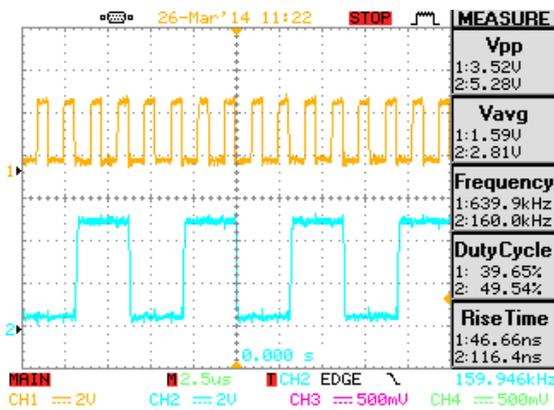
3.1.1 Sinyal Detak Acuan dan Sinyal Pembawa

Sinyal detak acuan yang dihasilkan oleh rangkaian osilator mempunyai nilai frekuensi 640 KHz. Sinyal detak ini dijadikan sinyal sinus yang akan digunakan sebagai sinyal pembawa. Pengubahan sinyal detak menjadi sinyal sinus dilakukan dengan menggunakan rangkaian tapis lolos rendah dengan frekuensi cut-off 640 KHz.



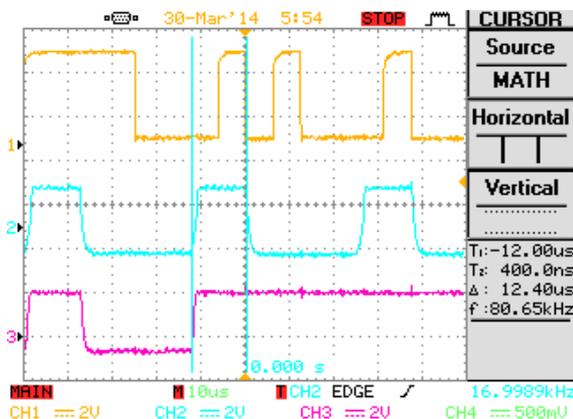
Gambar 17 Sinyal detak acuan dan sinyal pembawa

3.1.2 Sinyal Detak Informasi, Data Acak, Data I, dan Data Q



Gambar 19 Sinyal detak acuan dan sinyal detak informasi

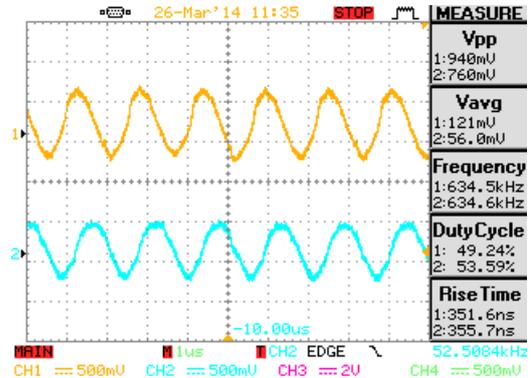
Sinyal detak informasi dibagi empat untuk mendapatkan sinyal detak informasi. Sinyal detak informasi memiliki nilai frekuensi 160 KHz.



Gambar 20 Sinyal data acak, data I, dan data Q

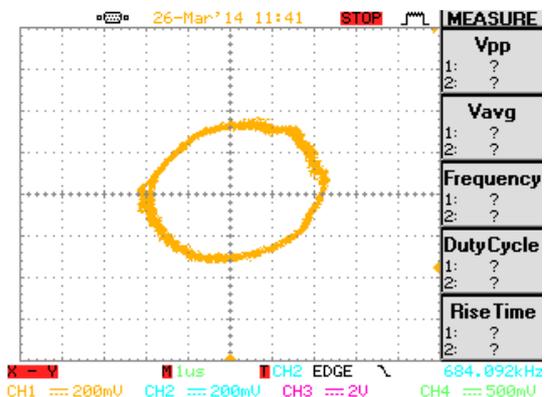
Sinyal detak informasi yang memiliki nilai frekuensi 160 KHz dijadikan data acak. Data acak tersebut kemudian dibelah menjadi data I dan data Q.

3.1.3 Sinyal Pembawa dan Pergeseran Fasa



Gambar 21 Sinyal pembawa sinus dan sinyal pembawa cosinus

Sinyal pembawa sinus harus digeser 90° untuk mendapatkan sinyal pembawa cosinus. Sinyal pembawa sinus akan dicampurkan dengan sinyal data I. Sinyal pembawa cosinus akan dicampurkan dengan sinyal data Q. Pola lissajous untuk sinyal pembawa sinus dan cosinus yang berbedafasa 90° diperlihatkan pada gambar 22 di bawah ini.



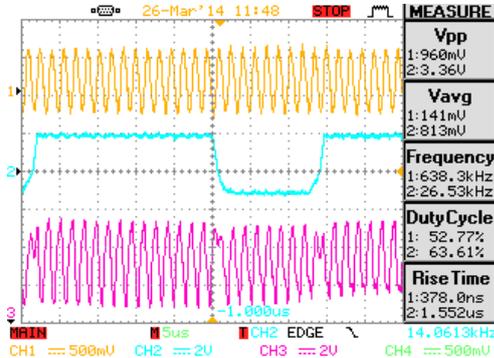
Gambar 22 Pola lissajous untuk sinyal pembawa sinus dan sinyal pembawa cosinus

3.1.4 Sinyal BPSK

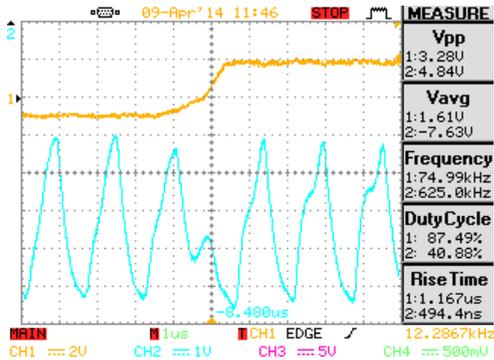
Sinyal pembawa dan sinyal data dicampurkan oleh rangkaian balance modulator sehingga didapatkan sinyal BPSK. Sinyal pembawa yang dimasukkan ke rangkaian ini direkomendasikan memiliki nilai 60 mV rms. Sedangkan sinyal data yang direkomendasikan memiliki nilai 300 mV rms. Pencampuran antara sinyal pembawa dan sinyal data ditunjukkan pada gambar 22 di bawah ini.

Dari gambar 23 dapat dilihat bahwa nilai tegangan sinyal pembawa dan sinyal data tidak sama dengan nilai tegangan yang direkomendasikan, akan tetapi sinyal pembawa dan sinyal data tersebut dapat dicampurkan menjadi sinyal BPSK. Dapat dilihat sinyal BPSK saat

mendapat sinyal masukan 1 (high) dan saat mendapat sinyal masukan 0 (low).menunjukkan fasa yang berkebalikan. Pada gambar 24 di bawah dapat dilihat sinyal BPSK memiliki bentuk sinus yang kurang sempurna.



Gambar 23 Sinyal pembawa, sinyal data dan sinyal BPSK

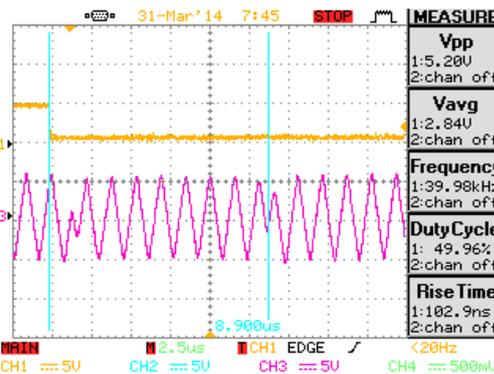


Gambar 24 Sinyal data dan sinyal BPSK

3.1.5 Sinyal QPSK

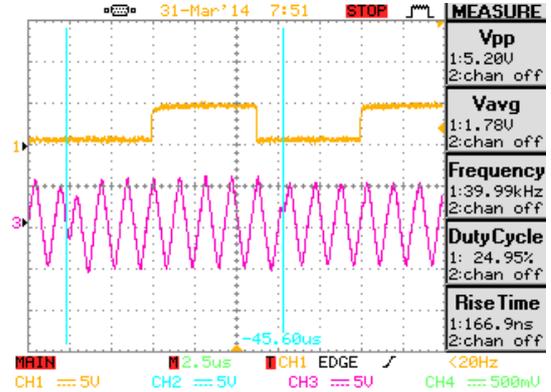
Sinyal QPSK didapatkan dengan menjumlahkan sinyal BPSK menggunakan rangkaian penguat penjumlah.

Saat sinyal data masukan bernilai 00 (data I = 0, dan data Q = 0), maka modulator QPSK akan menghasilkan sinyal $\sin(\omega_c t - 135^\circ)$ seperti ditunjukkan pada gambar 25.



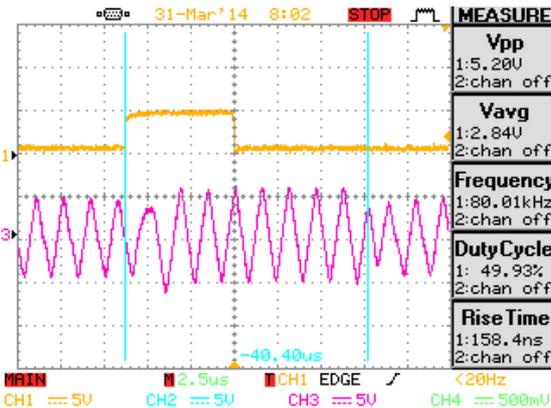
Gambar 25 Sinyal QPSK untuk data 00

Saat sinyal data masukan bernilai 01 (data I = 0, dan data Q = 1), maka modulator QPSK akan menghasilkan sinyal $\sin(\omega_c t - 45^\circ)$ seperti ditunjukkan pada gambar 26



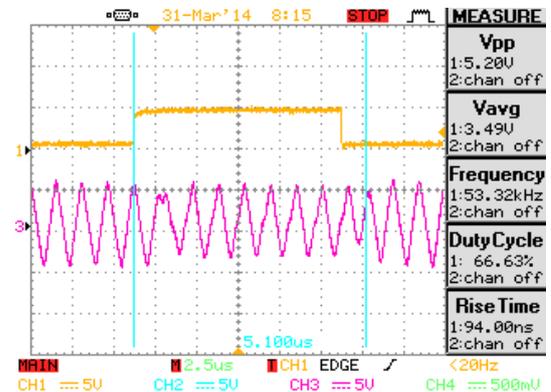
Gambar 26 Sinyal QPSK untuk data 01

Saat sinyal data masukan bernilai 10 (data I = 1, dan data Q = 0), maka modulator QPSK akan menghasilkan sinyal $\sin(\omega_c t + 135^\circ)$ seperti ditunjukkan pada gambar 27.



Gambar 27 Sinyal QPSK untuk data 10

Saat sinyal data masukan bernilai 11 (data I = 1, dan data Q = 1), maka modulator QPSK akan menghasilkan sinyal $\sin(\omega_c t + 45^\circ)$ seperti ditunjukkan pada gambar 28.

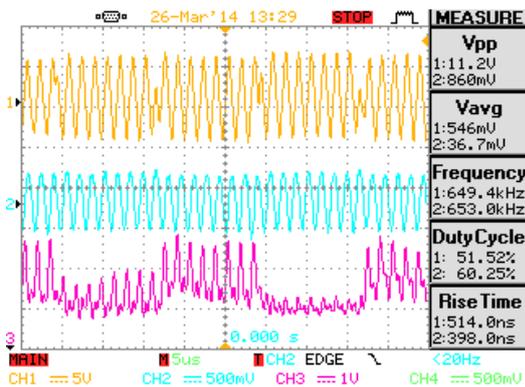


Gambar 28 Sinyal QPSK untuk data 11

3.2 Demodulator QPSK

3.2.1 Sinyal Bagian *Balance Modulator*

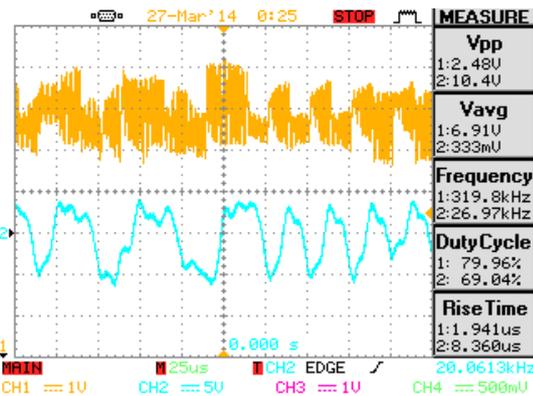
Balance modulator pada demodulator QPSK digunakan untuk mencampurkan sinyal QPSK dengan sinyal pembawa. Hasil pencampuran kedua sinyal tersebut menghasilkan bakal sinyal data, tapi sinyal tersebut masih tercampur dengan sinyal berfrekuensi tinggi. Hasil pencampuran tersebut diperlihatkan pada gambar 29 di bawah ini.



Gambar 29 Sinyal QPSK, sinyal pembawa, dan keluaran *balance modulator*

3.2.2 Sinyal Bagian Tapis Lolos Rendah

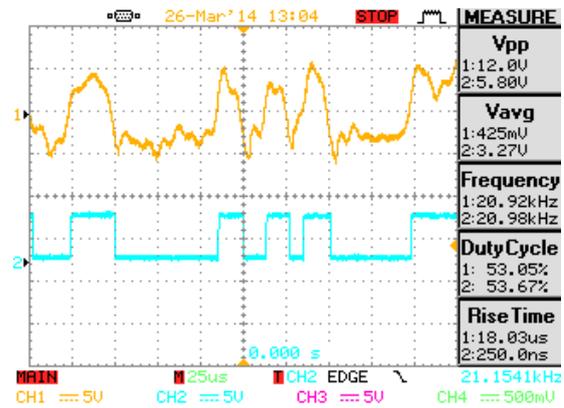
Sinyal bakal informasi keluaran dari *balance modulator* yang masih tercampur dengan frekuensi tinggi harus dilewatkan pada rangkaian tapis lolos rendah untuk menghilangkan frekuensi tingginya. Sinyal masukan dan keluaran tapis lolos rendah ditunjukkan pada gambar 30.



Gambar 30 Sinyal masukan dan keluaran tapis lolos rendah

3.2.3 Sinyal Bagian *Bit Regenerator*

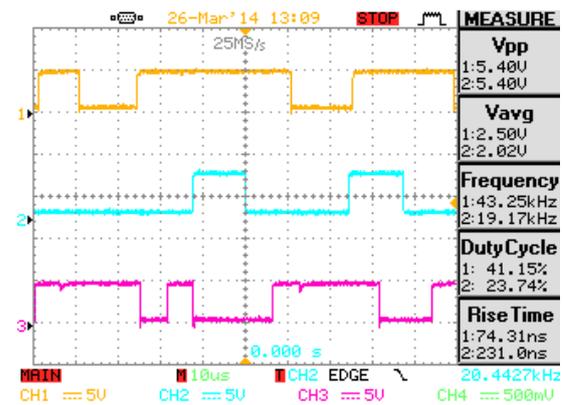
Sinyal keluaran tapis lolos rendah masih berupa sinyal data analog. Rangkaian *bit regenerator* akan mengubah sinyal data analog menjadi digital. Sinyal masukan dan keluaran diperlihatkan pada gambar 30 di bawah ini.



Gambar 32 Sinyal masukan dan keluaran *bit regenerator*

3.2.4 Sinyal Bagian Pengkonversi Paralel ke Serial

Sinyal data I dan data Q keluaran dari bit regenerator beserta detak I dan detak Q dimasukkan ke rangkaian pengkonversi paralel ke serial untuk mendapatkan sinyal serial. Gambar 33 menunjukkan sinyal paralel yang dikonversikan menjadi sinyal serial.



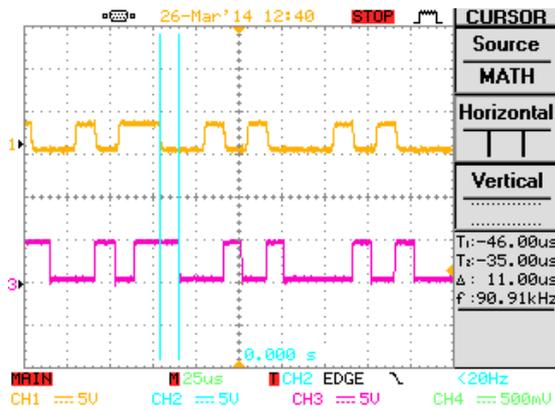
Gambar 33 Data I, data Q dan data serial

3.3 Pengujian Perangkat Modulator dan Demodulator QPSK

Bagian ini bertujuan untuk melihat dan membandingkan sinyal data pada masukan modulator dengan sinyal data pada keluaran demodulator. Perbandingan sinyal masukan modulator dan keluaran demodulator harus memperlihatkan kesamaan sinyal untuk menunjukkan bahwa perangkat modulator dan demodulator QPSK yang dibuat telah bekerja dengan baik.

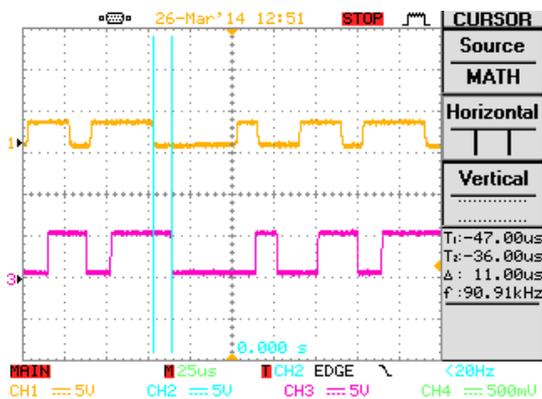
3.3.1 Kanal I

Dari gambar 34 di atas dapat diketahui bahwa sinyal data pada kanal I sudah memiliki kesamaan. Dapat dilihat pula bahwa ada waktu tunda antara sinyal masukan dan keluaran sebesar 11,0 us.



Gambar 34 Sinyal masukan data I modulator dan keluaran data I demodulator

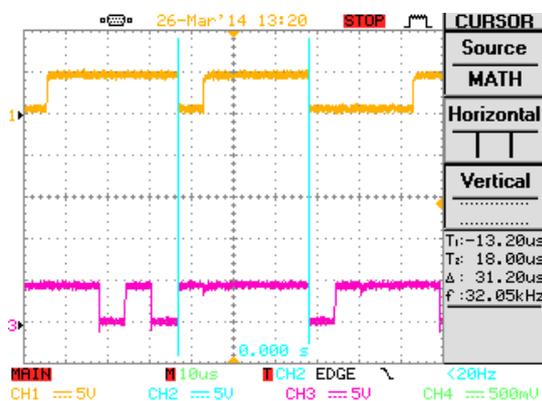
3.3.2 Kanal Q



Gambar 35 Sinyal masukan data Q modulator dan keluaran data Q demodulator

Dari gambar 35 di atas dapat diketahui bahwa sinyal data pada kanal Q sudah memiliki kesamaan. Dapat dilihat pula bahwa ada waktu tunda antara sinyal masukan dan keluaran sebesar 11,0 us.

3.3.3 Masukan dan Keluaran QPSK



Gambar 36 Sinyal masukan modulator dan keluaran demodulator

Gambar 36 di atas menampilkan data acak yang digunakan sebagai masukan modulator dan data serial sebagai keluaran demodulator. Dapat dilihat bahwa kedua sinyal di atas sudah memiliki kesamaan dalam hal bentuk dan nilai amplitudo. Ada waktu tunda antara sinyal data masukan dan sinyal data keluaran. Besarnya waktu tunda tersebut adalah 31,2 us. Waktu tunda tersebut diakibatkan adanya proses modulasi dan demodulasi pada perangkat yang berupa proses perubahan dari data serial ke paralel pada modulator, tundaan transmisi sinyal dari modulator ke demodulator, tundaan tapis lolos rendah, serta akumulasi penundaan dari tiap-tiap komponen yang digunakan.

4. Kesimpulan

Dari hasil penelitian dan pembahasan pada bab sebelumnya dapat disimpulkan bahwa, hasil pencampuran sinyal pembawa dengan sinyal data dengan nilai tegangan yang berbeda dengan nilai tagangan yang direkomendasikan menghasilkan sinyal BPSK yang memiliki bentuk yang kurang sempurna.

Sinyal data I pada masukan modulator dibandingkan data I pada keluaran demodulator sudah memiliki kesamaan bentuk, akan tetapi ada waktu tunda antara sinyal masukan dan sinyal keluaran sebesar 11,0 us. Begitu juga pada sinyal data Q.

Data acak sebagai masukan modulator dibandingkan data serial sebagai keluaran demodulator sudah memiliki kesamaan bentuk tetapi ada waktu tunda antara kedua sinyal tersebut sebesar 31,2 us.

Dari perhitungan nilai THD, dapat diketahui bahwa untuk sinyal masukan modulator memiliki nilai THD 127,14%. Sedangkan nilai THD untuk sinyal keluaran demodulator adalah 129,05%. Ada peningkatan nilai THD sebesar 1,91%.

Perangkat modulator dan demodulator QPSK yang dibuat sudah bekerja dengan baik terbukti dari sinyal-sinyal hasil pengamatan meskipun ada beberapa yang menampilkan hasil kurang sempurna.

Referensi

- [1]. Nurwanto, Angga Teguh, *Perancangan Perangkat Keras Sistem Modulasi Digital Quaternary Phase Shift Keying (QPSK)*, Laporan penelitian, Jurusan Teknik Elektro Universitas Diponegoro, Semarang, 2003.
- [2]. Sharawi, Mohammad, Husam Abu-Ajwah, *Digital Communication Training Kit*, Electronics Engineering, Princess Sumaya University College for Technology, Jordan, 1999.
- [3]. Haykin, Simon, *Digital Communication*, McGraw-Hill, Series in Electrical Engineering, USA, 1983.
- [4]. Tomas, Wayne, *Advanced Electronic Communication System*, 3rd Edition, Prentice Hall International, USA, 1994.

- [5]. H. L. Krauss; C.W Bostian; F.H Raab, *Teknik Radio Benda Padat*, Universitas Indonesia, Jakarta, 1990.
- [6]. Sayre, Cotter W., *Complete Wireless Design*, 2nd Edition, McGraw Hill, USA, 2008.
- [7]. J.Tocci, Ronald, *Digital System, Principles Application*, 5th Edition, Prentice Hall, USA, 1994.
- [8]. Sklar, Bernard, *Digital Communication Fundamentals and Applications*, Prentice Hall, New Jersey, 1998.
- [9]. Boylestad, Robert; Louis Nashelsky, *Elektronik Device and Circuit Theory*, 6th Edition, Printice-Hall International, New Jersey, 1996.
- [10]. Heydt, G.T, *Contemporary Topics in Electric Power Quality*, Arizona State University, Arizona, 2000.
- [11]. Saefudin, Novie, *Perancangan dan Realisasi Demodulator QPSK (Quarature Phase Shift Keying)*, Laporan penelitian, Jurusan Teknik Elektro Universitas Komputer Indonesia, Bandung, 2009.
- [12]. Akter, Shanaz; Nusrat Sharmin; Md. Iftekharul Islam, *Design and Development of A QPSK Modulator*, Department of Electrical and Electronic Engineering, BRAC University Dhaka, Bangladesh, 2010.
- [13]. Vakhitov, Alexander, *Principles of Construction and Usage of Pseudorandom Generator*, University of Trier, German, 2005.
- [14]. Bateman, Andy, *Digital Communications*, Addison Wesley Longman, UK, 1999.
- [15]. ---, *Low Pass Filter*, <http://elektronika-dasar.web.id/teori-elektronika/filter-aktif-low-pass-lpf/>, November 2013.